

# REAL TIME GARBAGE COLLECTION PROCESSOR

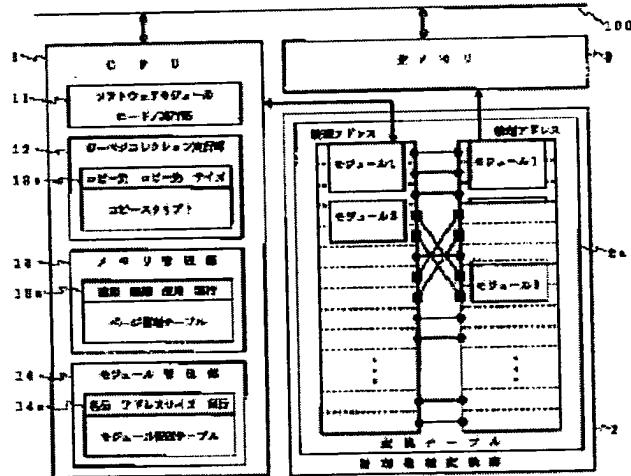
**Patent number:** JP10254762  
**Publication date:** 1998-09-25  
**Inventor:** KONDO KENJI  
**Applicant:** NEC CORP  
**Classification:**  
- **international:** G06F12/00  
- **european:**  
**Application number:** JP19970056764 19970312  
**Priority number(s):**

**Report a data error here**

## Abstract of JP10254762

**PROBLEM TO BE SOLVED:** To provide a real time garbage collection processor which can realize high speed real time garbage collection through the use of the whole area of a physical memory.

**SOLUTION:** The garbage collection execution part 12 of CPU 1 rewrites the conversion table 2a of a logic/physical conversion part 2 so that modules which are discrete on the physical address of a main memory 3 are arranged closely on a logical address. The garbage collection execution part 12 generates an idle page by copying the exceeding part of the module to the other page when the size of the module exceeds the page of the main memory.



Data supplied from the *esp@cenet* database - Patent Abstracts of Japan

**BEST AVAILABLE COPY**

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-254762

(43)公開日 平成10年(1998)9月25日

(51) Int.Cl.<sup>6</sup>

識別記号  
591

F I  
G 0 6 F 12/00

591

卷一百一十一

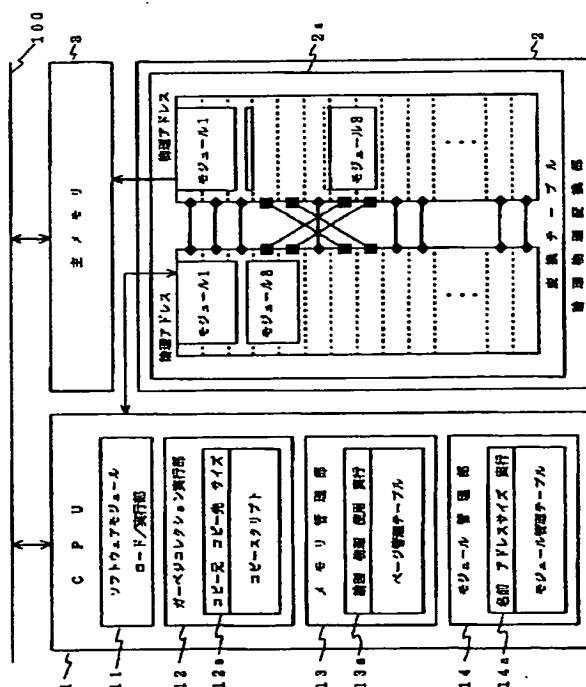
(21)出願番号	特願平9-56764	(71)出願人	000004237 日本電気株式会社 東京都港区芝五丁目7番1号
(22)出願日	平成9年(1997)3月12日	(72)発明者	近藤 審二 東京都港区芝五丁目7番1号 日本電気株式会社内
		(74)代理人	弁理士 ▲柳▼川 信

(54) 【発明の名称】 実時間ガーベジコレクション処理装置

(57) 【要約】

【課題】 物理メモリの全領域の使用を可能とし、高速な実時間ガーベジコレクションを実現可能な実時間ガーベジコレクション処理装置を提供する。

【解決手段】 CPU1 のガーベジコレクション実行部 12 は主メモリ 3 の物理アドレス上では離散しているモジュールを論理アドレス上では近接して存在させるよう、論理物理変換部 2 の変換テーブル 2a の書換えを行う。また、ガーベジコレクション実行部 12 はモジュールサイズが主メモリのページを越えている場合に、モジュールの越えている部分を他のページにコピーすることでききページを作り出す。



## 【特許請求の範囲】

【請求項1】 メモリの記憶領域を予め設定された所定領域からなるページ単位に管理する際にプログラムの処理に用いられる論理アドレスとその論理アドレスに対応する前記メモリの実アドレスを示す物理アドレスとを前記ページ単位に変換する変換手段を含む情報処理装置において前記メモリの使用可能領域を確保するためのガーベジコレクションを実行する実時間ガーベジコレクション処理装置であって、前記変換手段に対応して設けられかつ前記論理アドレスと前記物理アドレスとの対応表を保持するアドレステーブルと、前記ガーベジコレクションの実行時に前記対応表を書き換えて前記論理アドレスを近接して存在させることで前記使用可能領域を確保するガーベジコレクション実行手段とを有することを特徴とする実時間ガーベジコレクション処理装置。

【請求項2】 前記ガーベジコレクションの対象となる前記メモリの記憶内容が前記ページを越えて記憶されている場合に当該ページを越えている部分を他のページに移動することで空きページの確保が可能か否かを判定する判定手段と、前記判定手段が前記空きページを確保可能と判定した時に前記ページを越えている部分を他のページに移動する手段とを含むことを特徴とする請求項1記載の実時間ガーベジコレクション処理装置。

【請求項3】 メモリの記憶領域を予め設定された所定領域からなるページ単位に管理する際に用いられかつ少なくともプログラムからなるモジュールの実行時に使用される論理アドレスと前記モジュールが記憶された前記メモリの実アドレスを示す物理アドレスとを対応付けて格納するアドレステーブルと、前記モジュールの実行時に前記論理アドレスと前記物理アドレスとを前記ページ単位に変換するハードウェアとを含む情報処理装置において前記メモリの使用可能領域を確保するためのガーベジコレクションを実行する実時間ガーベジコレクション処理装置であって、前記ガーベジコレクションの実行時に前記アドレステーブルの格納内容を書き換えて前記論理アドレスを近接して存在させることで前記使用可能領域を確保するガーベジコレクション実行手段を有することを特徴とする実時間ガーベジコレクション処理装置。

【請求項4】 前記モジュールが前記ページを越えて前記メモリに記憶されている場合に前記モジュールの前記ページを越えている部分を他のページに移動することで空きページの確保が可能か否かを判定する判定手段と、前記判定手段が前記空きページを確保可能と判定した時に前記モジュールの前記ページを越えている部分を他のページに移動する手段とを含むことを特徴とする請求項3記載の実時間ガーベジコレクション処理装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は実時間ガーベジコレクション処理装置に関し、特にメモリのフラグメント

(fragment) を解決するガーベジコレクション方式に関する。

## 【0002】

【従来の技術】 従来、二次記憶や大容量のメモリをもたない小規模／組込み装置においては、ガーベジコレクションを行う高機能なOS（オペレーティングシステム）を搭載して使用することが困難か、もしくは非経済的である。このような装置では簡単なアルゴリズムでガーベジコレクションを行うために、コピー法によるガーベジコレクションがよく行われる。

【0003】 コピー法によるガーベジコレクションとしては、特開昭63-223845号公報に開示された技術がある。この公報記載の技術では、記憶装置上の空間を2分し、一方の空間に未使用のために廃棄したデータを堆積することによって使用可能な領域がなくなるかまたはその恐れがある時、必要なデータを他方の空間に移送して新たな空間を得ることで使用可能な空間の拡大を図る方式が用いられている。

【0004】 上記の技術ではコピー法に準拠した実時間ガーベジコレクションを行う場合、処理系が参照する論理的なアドレスと実際にデータが格納されているメモリアドレスとを分離し、それらを変換するテーブル及び新しいデータのメモリ上への割付けやガーベジコレクションのためのデータの移動とテーブルの書き換え処理を行うガーベジコレクション専用のプロセッサを設けることで、実時間ガーベジコレクションを高速に行い、プログラムのコードサイズをコンパクトにすることを可能としている。

## 【0005】

【発明が解決しようとする課題】 上述した従来のコピー法によるガーベジコレクション方式では、メモリ領域を2つに分割して使用するため、実際に使用できるメモリが物理的に存在するメモリ量の半分になるという問題があり、また、コピー中は本来の処理が長時間停止してしまうという問題がある。

【0006】 上記の公報記載の技術のようにコピーを複数に分ければ各回の中止時間が短縮されるが、過渡状態の処理をソフトウェアのみで行うとすると、処理が複雑となって本来の処理に悪影響を与える。すなわち、上記の公報記載の技術では別プロセッサによるハードウェア支援によってコピーを複数に分ける方式でのソフトウェア処理オーバヘッドの削減を提案しているが、コピー 자체を行うことには変わりがなく、メモリ容量が2倍必要になることは改善されていない。また、ハードウェアとしてもかなり特殊なものであり、この機能のためだけにプロセッサを追加するのは好ましくないと考えられる。

【0007】 そこで、本発明の目的は上記の問題点を解消し、物理メモリの全領域を使用することができるとともに、高速な実時間ガーベジコレクションを実現することができる実時間ガーベジコレクション処理装置を提供

することにある。

【0008】

【課題を解決するための手段】本発明による実時間ガーベジコレクション処理装置は、メモリの記憶領域を予め設定された所定領域からなるページ単位に管理する際に論理プログラムの処理に用いられる論理アドレスとその論理アドレスに対応する前記メモリの実アドレスを示す物理アドレスとを前記ページ単位に変換する変換手段を含む情報処理装置において前記メモリの使用可能領域を確保するためのガーベジコレクションを実行する実時間ガーベジコレクション処理装置であって、前記変換手段に対応して設けられかつ前記論理アドレスと前記物理アドレスとの対応表を保持するアドレステーブルと、前記ガーベジコレクションの実行時に前記対応表を書換えて前記論理アドレスを近接して存在させることで前記使用可能領域を確保するガーベジコレクション実行手段とを備えている。

【0009】本発明による他の実時間ガーベジコレクション処理装置は、上記の構成のほかに、前記ガーベジコレクションの対象となる前記メモリの記憶内容が前記ページを越えて記憶されている場合に当該ページを越えて記憶されている部分を他のページに移動することで空きページの確保が可能か否かを判定する判定手段と、前記判定手段が前記空きページを確保可能と判定した時に前記ページを越えている部分を他のページに移動する手段とを備えている。

【0010】本発明による別の実時間ガーベジコレクション処理装置は、メモリの記憶領域を予め設定された所定領域からなるページ単位に管理する際に用いられかつ少なくともプログラムからなるモジュールの実行時に使用される論理アドレスと前記モジュールが記憶された前記メモリの実アドレスを示す物理アドレスとを対応付けて格納するアドレステーブルと、前記モジュールの実行時に前記論理アドレスと前記物理アドレスとを前記ページ単位に変換するハードウェアとを含む情報処理装置において前記メモリの使用可能領域を確保するためのガーベジコレクションを実行する実時間ガーベジコレクション処理装置であって、前記ガーベジコレクションの実行時に前記アドレステーブルの格納内容を書換えて前記論理アドレスを近接して存在させることで前記使用可能領域を確保するガーベジコレクション実行手段を備えている。

【0011】本発明によるさらに別の実時間ガーベジコレクション処理装置は、上記の構成のほかに、前記モジュールが前記ページを越えて前記メモリに記憶されている場合に前記モジュールの前記ページを越えている部分を他のページに移動することで空きページの確保が可能か否かを判定する判定手段と、前記判定手段が前記空きページを確保可能と判定した時に前記モジュールの前記ページを越えている部分を他のページに移動する手段と

を具備している。

【0012】すなわち、本発明の実時間ガーベジコレクション処理装置は、論理物理変換部と、ソフトウェアモジュールロード/実行部と、メモリ管理部と、モジュール管理部と、ガーベジコレクション実行部とを備えている。

【0013】論理物理変換部は、通常ページと呼ばれる小さな単位で論理アドレスと物理アドレスとを変換するハードウェアであり、通常、仮想記憶メカニズムを採用するCPU(中央処理装置)に実装されている。

【0014】ソフトウェアモジュールロード/実行部は、ソフトウェア実行モジュールを論理アドレス上のどの連続領域に配置しても、実行可能になるような形式でコンパイル/リンクするソフトウェアモジュール作成ツールであり、多くのソフトウェアモジュール作成ツールが本機能を実現している。

【0015】メモリ管理部は各論理ページについてその物理アドレスと、そのページが現在使用されているかどうかを示すフラグと、使用されている場合にそのページに存在しているモジュールが現在実行/参照されているかどうかを示すフラグとを管理するソフトウェアである。

【0016】モジュール管理部はメモリ上にある各モジュールについてそのモジュール名と、先頭論理アドレス及びサイズと、モジュールが現在実行/参照されているかどうかを示すフラグとを管理するソフトウェアである。

【0017】ガーベジコレクション実行部はCPUの空き時間にメモリ管理部の情報を基に論理物理変換部が保持している変換情報を書換えることによって、論理アドレス上で実時間ガーベジコレクション処理を行うソフトウェアである。また、ガーベジコレクション実行部はページサイズが比較的大きい場合はページ間で必要最小限のコピーを行うことによって、アドレス変換によるガーベジコレクション処理の効果を大きくする作業を実施する。

【0018】

【発明の実施の形態】次に、本発明の一実施例について図面を参照して説明する。図1は本発明の一実施例の構成を示すブロック図である。図において、CPU(中央処理装置)1はデータバス100を介して主メモリ3に接続されている。CPU1がメモリ3にアクセスする際にに出力する論理アドレスは論理物理変換部2にてそれに対応する物理アドレスに変換されて主メモリ3に供給される。

【0019】また、CPU1はソフトウェアモジュールロード/実行部11と、ガーベジコレクション実行部12と、メモリ管理部13と、モジュール管理部14とを備えており、これら各部はソフトウェアにて実現される。ここで、ガーベジコレクション実行部12はコピー

スクリプト12aを備え、メモリ管理部13はページ管理テーブル13aを備え、モジュール管理部14aはモジュール管理テーブル14aを備え、論理物理変換部2は変換テーブル2aを備えている。

【0020】ソフトウェアモジュールロード／実行部1はアプリケーションソフトウェアモジュール（以下、モジュールとする）をネットワーク（図示せず）からダウンロードし、そのモジュールの管理／実行を行う。ここで、モジュールが「使用」されているということはメモリ上のモジュールがあり（もしくはダウンロード中）、それが現在実行中（または参照中）もしくは今後実行（または参照）される可能性があるということを意味している。

【0021】また、モジュールが「実行」されているということはそのモジュールが現在実行中（または参照中）で、リロケーションすることが不可能であるという意味である。モジュールの管理状況はモジュール管理部14によって管理され、その情報を基にメモリ管理部13が各論理ページの使用状況／実行状況を管理するページ管理テーブル13aを維持する。このページ管理テーブル13aはほかに論理物理変換部2が参照する変換テーブル2aの論理物理ページ対応表（もしくはそのコピー）を含んでいる。ガーベジコレクション実行部12はCPU1の空き時間に起動され、ガーベジコレクションを実行する。

【0022】図2及び図3は本発明の一実施例によるガーベジコレクション動作の一例を示す図であり、図4は図1のガーベジコレクション実行部12の処理動作を示すフローチャートである。図2はあるモジュール1, 2, 3が順にダウンロードされ、その後モジュール2が使用されなくなって解放された後に論理物理変換によるガーベジコレクションを実行した後の状態を示している。この場合、モジュールをコピーした後に、元のモジュールを無効とするコピー処理は未処理である。最初、連続的にとられていた主メモリ3の記憶領域にモジュール2の部分の空きができ、物理アドレス上ではフラグメントが発生しているが、論理物理変換によるガーベジコレクション機能が動作し、図2に示すように、その対応を変えることで論理アドレス上では主メモリ3の無駄を少なくすことができる。

【0023】図3はコピー処理によってさらにこの効果を増した後の状況を示している。すなわち、図3の破線で示したモジュール3の一部分のコピーをモジュール1の一部を含むページに行い、さらに変換テーブル2aの論理アドレスを連続的、つまりモジュール3の論理アドレスがモジュール1の論理アドレスに近接するように変更することによって、より大きな連続領域を獲得することができる。尚、モジュール2が解放された状態から図2を経て図3に遷移する間で、実際にガーベジコレクションが行われている場合にはモジュール3が実行されて

いないことが必要である。

【0024】図4を用いてガーベジコレクション実行部12の処理動作について説明する。ガーベジコレクションが起動されると、ガーベジコレクション実行部12はモジュール構成／実行状況の更新の有無をチェックする（通常、最初のチェックでは更新されている）（図4ステップS1）。モジュール構成／実行状況が更新されている場合、ガーベジコレクション実行部12はコピーを行わずに実現することができる論理物理変換ガーベジコレクションの計画を作成する（図4ステップS2）。未更新の場合には、前回作成した計画が無効となる。計画作成のアルゴリズムは単に使用中でかつ実行中でないモジュールを使用中ページの間にある未使用ページに移動するというものである。

【0025】計画作成が完了すると、ガーベジコレクション実行部12は他の処理が一切動作しないようにロックをかけ、再度モジュール構成／実行状況の更新の有無（計画がまだ有効かどうか）をチェックし（図4ステップS1）、更新が行われていなければ論理物理変換部2に対してガーベジコレクションを実行する（図4ステップS3, 4）。処理実行時にはモジュール構成情報を更新する。

【0026】論理物理変換によるガーベジコレクションが不可能な場合（一度、ガーベジコレクションが実行されると、モジュール構成／実行状況が更新されない限り新しい有効なガーベジコレクションは実行できなくなる）、ガーベジコレクション実行部12はコピー処理によって使用領域の内部に空きページを作り出すことが可能かどうかをチェックする（図4ステップS5）。この時の1回あたりのコピーサイズは最大でもページサイズの半分となる。

【0027】チェックが終了すると、ガーベジコレクション実行部12は他の処理が一切動作しないようにロックをかけ、もう一度モジュール構成／実行状況の更新の有無（計画がまだ有効かどうか）をチェックする（図4ステップS6）。更新が行われていなければガーベジコレクション実行部12は1回のコピー処理を実行し、モジュール構成情報を更新した後（図4ステップS7, S8）、ステップS1に戻る。この場合、新規に有効な論理物理変換ガーベジ処理が実行できるようになっている可能性が高い。また、有効なコピー処理がなかった場合にはガーベジコレクションがもはや不可能であるので、その処理を終了する。モジュール構成／実行状況が変化した場合には、再度この処理が呼ばれる可能性が発生する。

【0028】ネットワーク端末装置においては、通常ハードディスク装置等の二次記憶を持たず、また最小限のメモリを搭載し、それを効率的に使用することが経済的に望ましい。これらの端末装置ではユーザ毎に異なる要求を処理するため、一般に、端末装置自体にはネットワ

ーク通信ソフトウェアのみを搭載し、モジュールはセンタ（図示せず）から必要な時に随時、ダウンロードして使用するのが通例である。

【0029】このようなネットワーク端末装置においては、ダウンロードされるモジュールのサイズやダウンロードの順序が不定であり、またその解放の順序やタイミングも不定であるため、本発明で取り上げているメモリのフラグメント現象が起きやすい。また、このような端末装置ではダウンロードの際のネットワーク通信処理時間やユーザの入力待ち時間等のCPU待ち時間が発生しやすく、またモジュールの使用状況が管理しやすいため、本発明を適用して効果を上げることが容易である。さらに、一般にダウンロードされるモジュールは論理アドレス上のどのアドレスに置いても動作する（リロケータブル）ことが必須条件であり、これも本発明の条件に合致している。

【0030】本発明の一実施例の具体例としてはVOD（ビデオオンデマンド）端末装置があげられる。これらの端末装置においてはダウンロードされるモジュールが各サーバが提供するサービスの階層メニューになっている。例えば、オンラインショッピングサービスを提供するサーバにおいては初期メニューで商品の分類を選択するようなメニューを出し、その各項目について、さらに内部的なメニュー階層を持つことがある。

【0031】この場合、ソフトウェアモジュールのダウンロード及び解放の方法は次のようにして行われる。①ユーザは初期メニュー（モジュール1）から服メニュー（モジュール2）を選択する。②モジュール2がモジュール1の後にダウンロードされる。③思い直して初期メニューに戻る。④初期メニューから家電品メニュー（モジュール3）を選択する。⑤モジュール3がモジュール2の後にダウンロードされる。

【0032】この時点で服のメニュー（モジュール2）は不要となり、図2に示すような状況となる。各メニューのサイズはその内部にどれだけのイメージデータ（静止画、動画）を含むかによるが、マルチメディア端末装置では通常少なくとも数百キロバイトのイメージデータを含むのが普通であり、論理物理変換のページのサイズは100キロバイト程度でも十分な効果をあげができる。最近の通常のCPUではページサイズはキロバイトからメガバイトのオーダで選択可能なものが多く（例えば、VOD端末装置でよく使われているPPC403では、最小1KBから最大16MBまで選択可能）、本発明のガーベジコレクションの要求に十分答えることができる。また、ページサイズを適正なものとすることによって、ガーベジコレクションの詳細度を制御することができ、性能及び機能のバランスをとることが可能である。

【0033】この実施例では、例えばユーザが家電品の

メニューから再び初期メニューに戻った際に、ユーザがメニュー選択を行っている入力待ち時間を利用して、家電品メニュー（モジュール3）を図3に示すように移動することも可能である。こうしておけば、移動後に家電品メニューが再度選択されて起動された場合でも、メモリフラグメントがほとんどない状態で、ダウンロードなしで家電品メニューを表示することができる。

【0034】このように、CPU1のガーベジコレクション実行部12が起動された時に、論理物理変換部2の変換テーブル2aのモジュール構成情報を、つまり変換テーブル2aの論理アドレスを書換えて論理アドレスを近接して存在させることによって、最小限のコピー処理でガーベジコレクションを行うことができるので、専用のハードウェアを新規に追加することなく、物理メモリの全領域を使用することができるとともに、高速な実時間ガーベジコレクションを実現することができる。

【0035】

【発明の効果】以上説明したように本発明によれば、少なくともプログラムを含むモジュールの実行に用いられる論理アドレスと当該モジュールが格納されているメモリの実アドレスを示す物理アドレスとを対応付けて格納するアドレステーブルの内部を、メモリの使用可能領域を確保するためのガーベジコレクションの実行時に書換えて論理アドレスを近接して存在させることによって、メモリの全領域を使用することができるとともに、高速な実時間ガーベジコレクションを実現することができるという効果がある。

【図面の簡単な説明】

【図1】本発明の一実施例の構成を示すブロック図である。

【図2】本発明の一実施例によるガーベジコレクション動作の一例を示す図である。

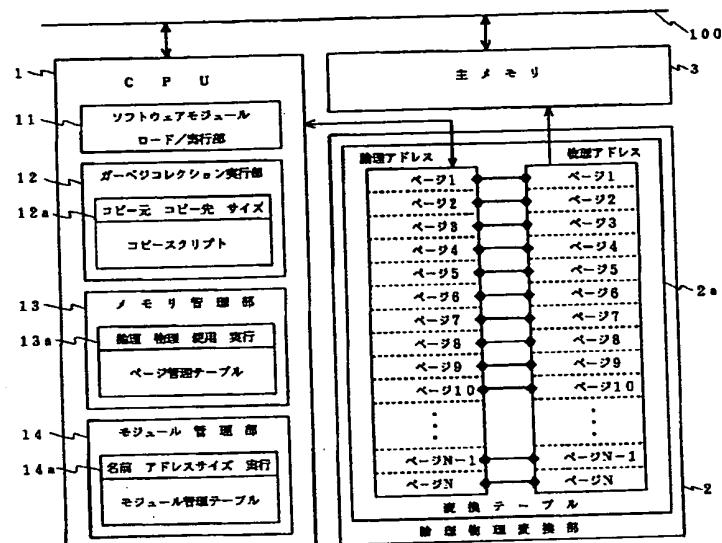
【図3】本発明の一実施例によるガーベジコレクション動作の一例を示す図である。

【図4】図1のガーベジコレクション実行部の処理動作を示すフローチャートである。

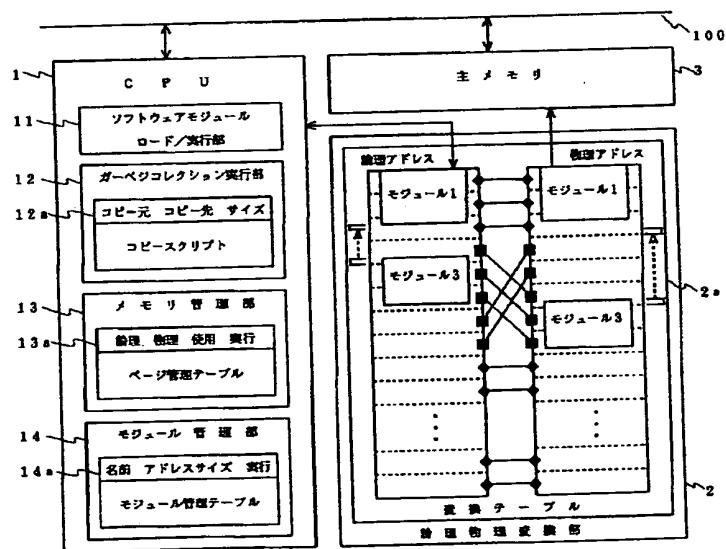
【符号の説明】

- 1 CPU
- 2 論理物理変換部
- 2a 変換テーブル
- 3 主メモリ
- 11 ソフトウェアモジュールロード/実行部
- 12 ガーベジコレクション実行部
- 12a コピースクリプト
- 13 メモリ管理部
- 13a ページ管理テーブル
- 14 モジュール管理部
- 14a モジュール管理テーブル

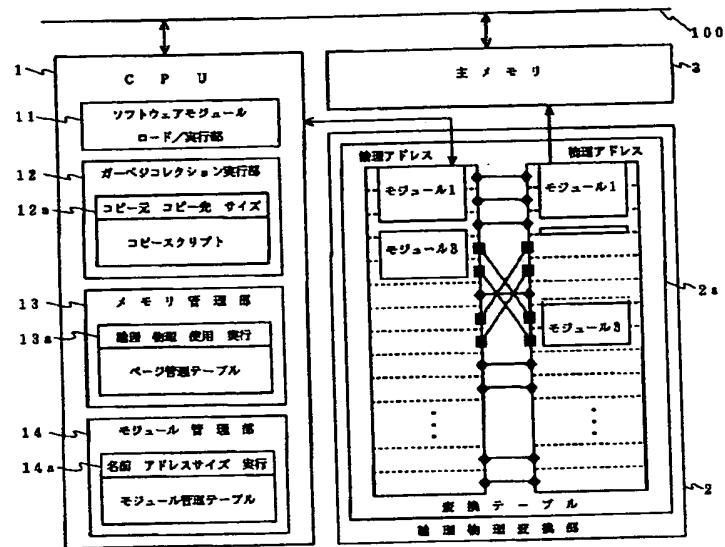
[図1]



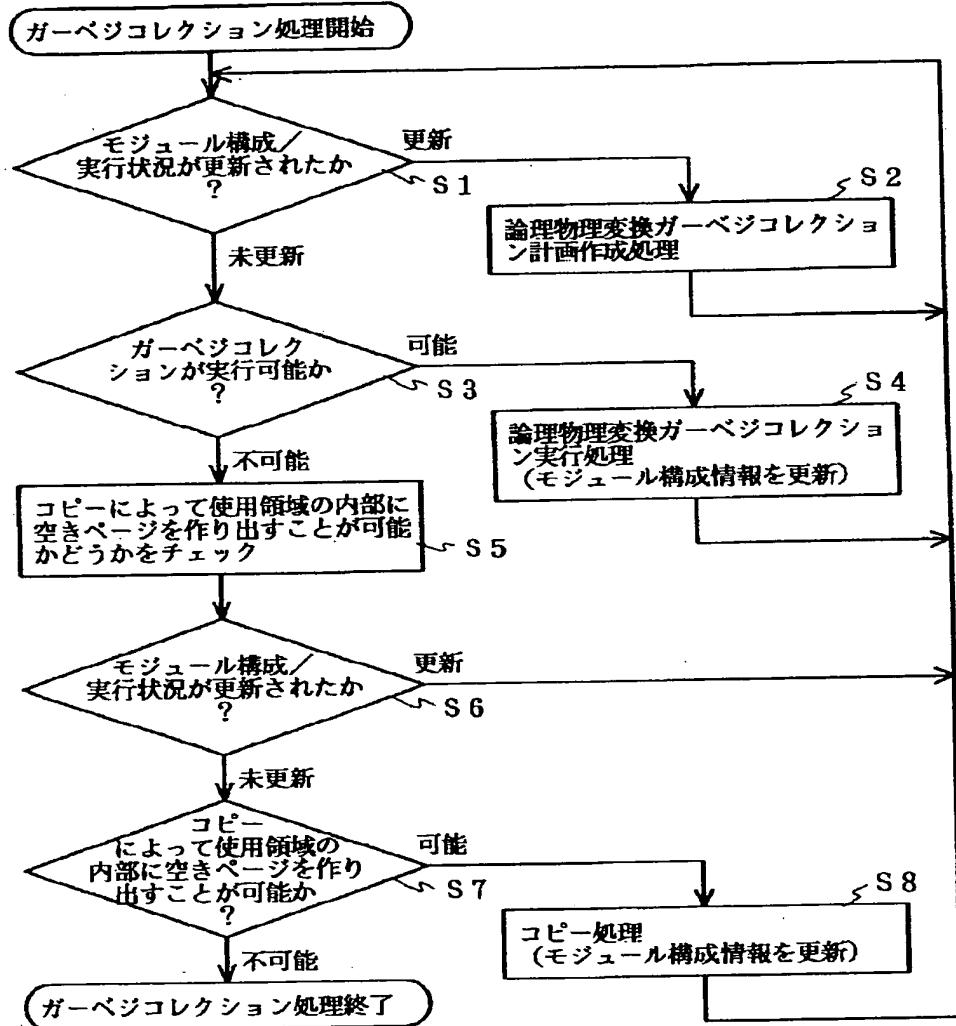
[図2]



【図3】



【図4】



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**